

# Architettura degli elaboratori—A. A. 2018-19—Appello 20 giugno 2019

Riportare in alto a destra di ogni foglio consegnato Nome, Cognome, Matricola e corso di appartenenza (A o B). La traccia di correzione, i risultati e il calendario degli orali saranno resi noti via web (didawiki e/o pagine docenti) appena disponibili.

## Domanda 1

Una unità firmware U è interfacciata con una unità  $U_a$  mediante un'interfaccia che comprende:

- 1 registro in ingresso IN da 32 bit
- un registro in ingresso OP da 1 bit
- una coppia di indicatori a transizione di livello.

U riceve da  $U_a$  una coppia N (nel registro IN,  $N > 1$ ) e OP (OP=0 rappresenta "+" e OP=1 rappresenta "\*") e successivamente, mediante il registro IN, riceve N valori interi  $x_1, \dots, x_N$ . L'unità calcola quindi  $x_1 \text{ OP } x_2 \text{ OP } \dots \text{ OP } x_N$  controllando che non vi sia overflow. Se l'operazione si conclude senza overflow, il risultato viene inviato ad una seconda unità  $U_b$ , insieme ad un ESITO = 0. Se viceversa si ha un overflow, all'unità  $U_b$  viene semplicemente mandato ESITO = 1. Anche in caso di overflow, l'unità U accetta comunque l'intera serie di N valori da  $U_a$ .

Si realizzi l'unità firmware avendo cura di minimizzare la lunghezza del ciclo di clock. La minimizzazione di  $\tau$  deve essere adeguatamente commentata. Le porte logiche si stabilizzano in  $1t_p$  ed hanno al massimo 8 ingressi.

## Domanda 2

Un automa riceve in ingresso sequenze di interi da 4 bit e restituisce in uscita un bit che vale uno tutte le volte che viene riconosciuta la sotto sequenza formata dai valori 3 6 9 (rappresentati sui 4 bit a disposizione), e zero in qualunque altro caso. Ad esempio, se la sequenza è: 4 3 6 8 2 3 3 6 9 3 6 9 1 3 9 6 5 5 ... l'uscita sarà 0 0 0 0 0 0 0 1 0 0 1 0 0 0 ...

Si fornisca la descrizione completa di una rete sequenziale di **Mealy** che implementa l'automa.

## Domanda 3

Si fornisca il codice D-RISC per una funzione F che, ricevuti come parametri A e B (interi da 32 bit,  $A \neq 0$ ), calcola sia il risultato divisione intera,  $A/B$ , sia il resto della divisione stessa,  $A\%B$  utilizzando **esclusivamente** operazioni aritmetico logiche **corte**. Lo pseudo codice della funzione è il seguente:

```
F(int A, int B) {
    R = A;
    Q = 0;
    while(R > B) {
        Q++;
        R -= B;
    }
    return (R, Q);
}
```

Se ne valutino le prestazioni su un processore D-RISC pipeline **senza** unità EU slave.