

Architettura degli Elaboratori

2013-14

Gli esercizi e quesiti sono proposti con l'obiettivo di seguire e studiare il corso in modo efficiente.

Le soluzioni devono essere discusse con il docente in orario di ricevimento; solo per alcuni homework, verranno presentate in aula.

Per la preparazione dello studente, è essenziale che le soluzioni siano accompagnate da adeguate spiegazioni che permettano di appurare la comprensione e l'approfondimento dei concetti del corso.

Homework 3

- 1) Progettare e valutare il tempo di servizio di un'unità di elaborazione rispondente alle seguenti specifiche:
 - a) contiene due memorie A , B ciascuna di 32K interi;
 - b) riceve coppie di valori (op , IND), con op che identifica tre operazioni esterne e IND di 15 bit, e invia valori S di 16 bit;
 - c) detto t_p il ritardo di stabilizzazione di una porta logica con al più 8 ingressi, il tempo di accesso di ognuna delle due memorie vale $7t_p$ e il ritardo di stabilizzazione di una ALU $5t_p$;
 - d) operazioni esterne:
 - i. vengono scambiati i contenuti delle locazioni $A[IND]$ e $B[IND]$;
 - ii. S è calcolato come il numero delle volte che $A[IND]$ è strettamente maggiore dei contenuti delle locazioni di B ;
 - iii. vedendo logicamente le due memorie come composte da 64 blocchi ognuno di 512 locazioni consecutive, copia il blocco di A identificato dai 6 bit più significativi di IND nel corrispondente blocco di B .

Mostrare *anche* come il tempo di servizio può essere ottenuto senza realizzare in dettaglio la Parte Controllo e la Parte Operativa (cioè, determinare il tempo di servizio a partire dal microprogramma con un procedimento abbreviato che utilizzi lo stretto indispensabile della conoscenza della struttura della Parte Operativa e della Parte Controllo).

- 2) Si consideri la domanda 1-c) di Homework 2. Realizzare la stessa funzionalità come unità di elaborazione, e mostrare che si ottiene (si può ottenere) la stessa realizzazione e le stesse prestazioni di Homework 2.
- 3) Detto n il massimo numero d'ingressi per porta logica, dimostrare che se il numero di frasi condizionali distinte del microprogramma di una unità è $\leq n$ allora il ritardo di stabilizzazione delle due funzioni della Parte Controllo di tale unità è $\leq 2t_p$.
- 4) Fare uno o più esempi di unità di elaborazione per i quali la minimizzazione del ciclo di clock non implica la minimizzazione del tempo di servizio. Almeno uno di tali esempi deve considerare il caso che tale condizione dipenda esclusivamente dalla definizione della funzione di transizione dello stato interno della Parte Operativa.