

Architettura degli Elaboratori

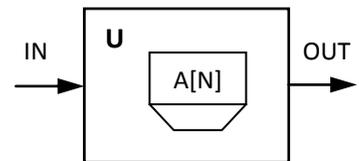
appello del 13 luglio 2010

informazioni e indicazioni sul retro

Domanda 1 (per tutti)

Una unità di elaborazione U è descritta dal seguente microprogramma, con M parola di 32 bit e A memoria di N parole:

0. (RDYIN = 0) nop, 0;
(= 1) reset RDYIN, set ACKIN, $IN \rightarrow X$, $0 \rightarrow I$, $0 \rightarrow C$, 1
1. (I_0 , segno ($A[I_m] - X$), ACKOUT = 0 0 -) $I + 1 \rightarrow I$, 1;
(= 0 1 -) $I + 1 \rightarrow I$, $C + 1 \rightarrow C$, $X \rightarrow A[I_m]$, 1;
(= 1 - 0) nop, 1;
(= 1 - 1) reset ACKOUT, set RDYOUT, $C \rightarrow OUT$, 0



- a) *Definire formalmente* la rete sequenziale Parte Operativa di U , spiegando chiaramente come tale definizione è stata ricavata ed usando la corretta terminologia.
- b) Spiegare dove la definizione data al punto a) è influenzata dal fatto che la rete sequenziale Parte Operativa è *sincrona*.
- c) Si desidera una seconda versione di U , che impieghi lo stesso numero di cicli di clock, con la caratteristica che il microprogramma faccia uso di controllo residuo e di sole variabili di condizionamento semplici. Confrontare il ciclo di clock delle due versioni, assumendo $t_{ALU} = t_A = 5t_p$.

Domanda 2 (per tutti)

Si consideri una cache associativa su insiemi.

- a) Spiegare come è definito il metodo di indirizzamento di una tale cache.
- b) Spiegare l'implementazione di una unità cache che risponda a tale definizione.
- c) Ricavare il ciclo di clock di tale unità senza considerare le azioni conseguenti alla rilevazione del fault di blocco e senza tenere conto di vincoli imposti dalla consistenza con il ciclo di clock delle altre unità della CPU.

Domanda 3

NEW, OLD-0

Con riferimento ad una CPU pipeline D-RISC, spiegare come può essere implementata, nell'interprete firmware, la tecnica del delayed branch.

OLD-1

Un programma parallelo LC contiene un processo interno Q ed un processo esterno I/O. Q invia un segnale a I/O, attende da I/O un array A di 1024 interi, ed esegue una computazione F consistente nell'incrementare di uno ogni elemento di A .

Spiegare quali implicazioni si hanno sul tempo di completamento della sola parte F di Q nei seguenti due casi: a) l'unità corrispondente ad I/O opera solo in Memory Mapped I/O, b) l'unità corrispondente ad I/O opera anche in DMA.

Per questo insegnamento sono previsti, durante l'intero a.a., 6 appelli ed un numero massimo di 5 prove.

Gli studenti del vecchio ordinamento devono scegliere se presentarsi sul programma di esame 2009-10 con l'aggiunta del Cap. VII (Processi), sez. 5, 6 e 7, oppure sul programma di esame 2008-09. La scelta va fatta la prima volta che lo studente si iscrive all'esame, e vale per tutti gli eventuali successivi appelli dell'a.a. ai quali lo studente si presenti.

Riportare su tutti i fogli consegnati nome, cognome, numero di matricola, corso di appartenenza, e la sigla NEW (per nuovo ordinamento), oppure OLD-0 (per vecchio ordinamento, programma 2009-10), oppure OLD-1 (per vecchio ordinamento, programma 2008-09).

I risultati verranno pubblicati sulle pagine web del corso/dei docenti appena disponibili.